

日 本 国 特 許 庁
JAPAN PATENT OFFICE

24. 9. 2004

REC'D 23 DEC 2004

WIPO 記載されて PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 7 月 2 0 日
Date of Application:

出 願 番 号 特 願 2 0 0 4 - 2 1 1 0 2 8
Application Number:
[ST. 10/C]: [J P 2 0 0 4 - 2 1 1 0 2 8]

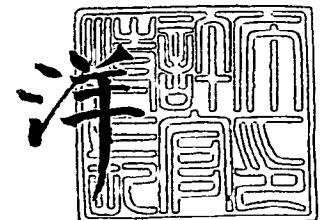
出 願 人 若 月 昇
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 1 2 月 9 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 P0006
【提出日】 平成16年 7月20日
【あて先】 特許庁長官殿
【発明者】
 【住所又は居所】 宮城県石巻市新栄 1-9-12
 【氏名】 若月 昇
【発明者】
 【住所又は居所】 宮城県遠田郡小牛田町字峰山 8-6 2
 【氏名】 米沢 遊
【特許出願人】
 【識別番号】 303056623
 【住所又は居所】 宮城県石巻市南境新水戸 1 石巻専修大学
 【氏名又は名称】 若月 昇
 【電話番号】 0225-22-7711
 【ファクシミリ番号】 0225-22-7746
【手数料の表示】
 【予納台帳番号】 234421
 【納付金額】 16,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

2 個以上の電氣的に並列または直列に接続されたスイッチングデバイスから構成され、それぞれの開閉動作に時間差があり、いずれか一方のスイッチングデバイスに並列または直列にコンデンサまたはインダクタンスを接続し、二つのスイッチはそれぞれ、主として電流を ON-OFF する機能と電圧を ON-OFF する機能を有するスイッチ回路。

【請求項 2】

請求項 1 のスイッチ回路であって電源からスイッチのオン・オフ時にスイッチに流入する電流やスイッチに印加される電圧を、電源の内部抵抗や負荷による電圧降下を利用して制御したスイッチ回路。

【請求項 3】

請求項 1 または請求項 2 の回路であってオン・オフ動作を全て抵抗の時間変化 $R(t)$ またはインピーダンスの時間変化 $Z(t)$ として表現し、電源の内部インピーダンス、負荷、浮遊インピーダンスを含めた等価回路によってスイッチデバイスの $V-I$ 特性や消費電力、サージの抑圧効果を推定する方法。

【請求項 4】

請求項 1 および請求項 2 のスイッチ回路を用いて無線または有線で遠隔操作できるようにした電源制御装置。

【書類名】明細書

【発明の名称】スイッチ回路

【技術分野】

【0001】

機械的に開閉する電気接点（スイッチ、リレーや摺動接点）を用いたスイッチ回路および半導体によるスイッチ回路は情報機器、産業機器、自動車、家電などのあらゆる分野で、電源やアクチュエータ、センサーなどを含む回路に広く用いられている。本発明は、回路スイッチング時にデバイスで消費される電力の抑圧およびサージの抑圧に関するものである。

【背景技術】

【0002】

機械的に開閉する電気接点（スイッチ、リレーや摺動接点）を用いたスイッチ回路の場合はオフ時の絶縁抵抗が高くオン時の電気抵抗が低いことや製造コストが安いことから大電流のオン・オフのために電子、電気機器の主電源の開閉などに多用されている。しかし大電流ではアーク放電現象およびブリッジ現象が発生し、そのため信頼性とノイズが問題となっている。そこで、高信頼性が要求される用途においては半導体スイッチングデバイスが利用されている。半導体スイッチングデバイスは高速のオン・オフ動作が可能であるためスイッチング電源の出力用などにも多用されている。しかし半導体スイッチングデバイスは発熱を抑える必要があるため、放熱器の大型化や、温度管理のための冷却ファンの信頼性などが問題となっている。さらに大電流のオン・オフ時に発生するサージノイズが情報機器の誤動作を引き起こすことが問題となる。

【非特許文献1】高木 相 著、“電気接点のアーク放電現象” 1995年コロナ社発行

【非特許文献2】トランジスタ技術、2004年8月号、“特集、パワーデバイス活用入門”、P123～P202、CQ出版社発行

【発明の開示】

【発明が解決しようとする課題】

【0003】

電気接点デバイスの場合は接点开閉時に接点間の抵抗値が絶縁状態から金属による導通状態まで瞬間であるが連続的に変化する。従来の単純なON-OFF動作では電源内部抵抗や負荷で決まる最大電力条件を短時間ではあるが経過する事になる。これまで、この時期を短くすることがスイッチングデバイスや回路の工夫のポイントとされてきた。最大電力条件を経過する時にエネルギーが接点に集中し発熱による金属溶融ブリッジ現象やアーク放電現象が発生する。電気接点はそれに耐えうるだけの容量が必要であり、アーク放電現象を早く消滅させて発生するエネルギーを少なくするために接点間距離を長くしたり開離速度を早くするなどの対応がなされてきたが接点で消費される電力の問題は根本的には解決されていない。また半導体スイッチングデバイスにおいてもオン・オフ間で抵抗値が連続的に変化するため、消費電力最大条件を通過し、それにとまなう温度上昇が生ずる。半導体スイッチングデバイスでは発生するエネルギーに耐えうる能力を持つ大型の半導体デバイスを用いることや、オン・オフを高速に行い電力の発生時間を抑えることや冷却の工夫で対応している。いずれにしても電気接点デバイスおよび半導体スイッチングデバイスのオン・オフ時に消費される電力を抑圧する事は重要な課題である。

さらに回路スイッチ時には急激な回路電流の変化によってサージが発生し電気接点デバイスおよび半導体スイッチングデバイスのそれぞれにおいて問題となっている。サージは数千ボルトに達する事もあり、その周波数成分は数百から数百メガヘルツにもなり、ノイズの原因となっている。サージは電気接点デバイスではアーク放電現象の発生要因となる。また、半導体オン・オフデバイスでは耐圧を超えるサージ電圧による破壊が発生する事が知られている。パワー用MOSFET等ではアバランシェ現象が発生しても一定時間耐えられるようにアバランシェ耐量などを定義し対応しているが、パッケージや放熱器の大型化、コストの上昇につながっていた。

【課題を解決するための手段】

【0004】

機械的な電気接点デバイスまたは半導体スイッチングデバイスのオン・オフ動作を時間変化する抵抗 $R(t)$ として表す。ここで、 $R(t)$ に接続される回路は鳳一テブナンの定理により電源と直列に接続される抵抗 R_g またはインピーダンス Z_g の回路として等価的に表すことができる。このときスイッチ回路は図1のように示される。スイッチ回路がオンするときには $R(t)$ は最大から最小まで連続的に変化する。スイッチ回路がオフするときには $R(t)$ は最小から最大まで連続的に変化する。 $R(t)$ の電流、電圧特性は図2の連続する直線Aのように変化する。消費される電力は $R_g = R(t)$ の条件で最大点を通る。

このとき $R(t)$ で消費される電力を抑圧するために $R(t)$ の電流、電圧特性を図2の曲線Bのように変化させることを提案する。すなわち、オン時には電圧を先に低下させてから電流を上昇させ、オフ時には電流を先に低下させてから電圧を上昇させることで、 $R(t)$ の電力消費を抑える方法である。

スイッチ部のオン時にはスイッチは $R(t) \div 0$ となりスイッチ間の電圧は瞬時にゼロになる。そのときにスイッチ部に流れる電流の立ち上がりを遅らせるために電源の直列抵抗に直列にインダクタンス L をつなぐ事を提案する。電流、電圧特性は図3に示すように電流の上昇は電圧の低下より遅れる。

オフ時にはスイッチを開く事により電流は急激に低下する。一方コンデンサをスイッチ部に並列接続しておくで電源からの電流は過渡的にコンデンサに流入する。電源の等価直列抵抗のためにスイッチ部の急激な電圧上昇は抑えられる。電流、電圧特性は図4に示すように電圧の上昇は電流の減少より遅れる。

【発明の効果】

【0005】

上記の提案により機械的な電気接点デバイスおよび、半導体スイッチングデバイスがオン・オフする際に消費される電力を抑圧できる。さらに電源や負荷を流れる急激な電流の変化を抑え、サージ発生を抑圧効果もある。

【0006】

電気接点デバイスにおいては電力集中によって発生するブリッジ現象、アーク放電現象が抑圧できる。従来の電気接点の使用法では発生した放電を消去するために必要な接点ギャップ長に迅速に至る必要があった。そのためアーク継続時間を短くするために電極の開離速度を早く設定しており、その結果として閉成時の速度も速くなり、バウンスの増大とそれに伴うノイズにつながっていた。本提案では放電が抑圧できるために電極の開離ギャップを長くする必要が無い。そのためバウンス抑圧のための機構の自由度が増し開離速度を開離の瞬間に減速させる事が可能となる。

また、従来の電気接点の使用法では回路オン・オフ時にサージ電圧、電流が発生し接点がサージに十分に耐えられるようにする必要があった。本提案ではオフ時にはコンデンサがサージを抑圧する効果を持つため使用する電気接点の負担が低減される。

【0007】

半導体スイッチングデバイスにおいてはオン・オフ時に消費される電力に耐える熱容量が必要であった。また回路オフ時に発生するサージ電圧、電流により発生する電力と発熱に耐えることが必要であり、これらがデバイスおよび放熱器の大型化、冷却ファンの使用による信頼性低下につながっている。本提案ではオン・オフ時に発生する電力およびオフ時のサージ電圧を抑圧する事ができるため、デバイスの小形化と高信頼化が可能となる。

【0008】

回路オン・オフ時に発生するサージは電子、電気、情報機器の誤動作を引き起こすため問題となっている。サージ電圧が抑圧できれば電子、電気、情報機器などの信頼性が向上するであろう。

【発明を実施するための最良の形態】

【0009】

回路オン時においてスイッチングデバイスの電力消費を抑圧するためのインダクタンス L の直列接続は回路オフ時には電流の遮断を遅らせてスイッチングデバイスの消費電力を増大させるとともにサージを上昇させる。回路オフ時にはインダクタンスを短絡させて影響をなくす事が望ましく、スイッチングデバイスを2個使用する。その接続方法は図5(a)に示すようにインダクタンスと直列にスイッチングデバイス1を接続したものとスイッチングデバイス2を並列に接続したもの、または図5(b)に示すようにインダクタンスと並列にスイッチングデバイス2を接続したものとスイッチングデバイス1を直列に接続したものが考えられる。ここでスイッチングデバイス1はスイッチングデバイス2より常に先にオン・オフする事が望ましくタイムチャートは図6のようになる。

【0010】

回路のオフ時においてスイッチングデバイスの電力消費を抑圧するためのコンデンサの並列接続は回路のオン時にコンデンサの電荷がスイッチングデバイスに突入電流として流れ込みオン時のスイッチングデバイスの消費電力を増加させる。さらにスイッチングデバイスがオフ状態では交流信号に対してインピーダンスを持ち、スイッチ回路の絶縁性を低下させる。スイッチ回路をオフにするとき以外はコンデンサを切り離しておく事が望ましく、そのためにスイッチングデバイスを2個使用する。その接続は図7(a)に示すようにスイッチングデバイス1とコンデンサを並列に接続したものとスイッチングデバイス2を直列に接続したもの、または図7(b)に示すようにスイッチングデバイス2とコンデンサを直列に接続したものとスイッチングデバイス1を並列に接続したものが考えられる。ここでスイッチングデバイス1はスイッチングデバイス2より常に先にオン・オフする事が望ましく、タイムチャートは図8のようになる。

【0011】

回路のオン・オフ時のスイッチングデバイスの電力消費を抑圧するための最良の構造はオン時にはインダクタンスのみ動作させ、オフ時にはコンデンサのみ動作させる構造である。

その接続はスイッチングデバイスを3個使用し、図9(a)、(b)、(c)、(d)のようになる。このときスイッチングデバイス1、スイッチングデバイス2、スイッチングデバイス3の動作時間のタイムチャートは図10のようになる。

【実施例1】

【0012】

図11は、従来の電磁リレー2個とコンデンサを使って、オフ時における電力抑圧の効果を実験的に確認するための回路図である。図12はコンデンサを接続しない電気接点の回路オフ時における電流、電圧特性である。電圧が電流に対して送れて上昇するため電力が抑圧される。

従来のDC30V・3Aの定格の電磁リレーに本提案を適用して50V/25Aを100回遮断したときの電極表面写真を図13に示す。放電および、溶着は発生せず、表面の損傷は殆どない。

【実施例2】

【0013】

図14は半導体スイッチングデバイス(MOSFET IRF1405)を用いて、回路オフ時における電力抑圧の効果を実験的に確認するための回路図である。図15はコンデンサを接続しないで回路をオフにしたときのMOSFETの電流、電圧特性である。時間ゼロの瞬間にMOSFETのゲート電圧をオフにしている。図16はコンデンサを接続して回路をオフにしたときの電流、電圧特性である。電圧の上昇が遅れるため消費電力が抑圧される。図17にコンデンサを接続したときと接続しないときのMOSFETのドレイン・ソース間の消費電力を示す。消費電力はピーク値で350Wから70Wに抑圧されている。ただし、発生時間を含めた消費電力はさらに大幅に低下している。図18はMOSFETを用いて、回路オン時における電力抑圧の効果を実験的に確認するための構成図である。図19はコイルを接続しないで回路をオンにしたときのMOSFETの電流、電圧特性である。時間ゼロの瞬間にMOSFETのゲート電圧をオンにしている。図20はコ

ンデンサを接続して回路をオフにしたときの電流、電圧特性である。電流の上昇が遅れるため電力が抑圧される。図 21 にコイルを接続しないときの MOSFET のドレイン・ソース間の消費電力を示す。オンの瞬間に 1.4 W の電力が発生している。図 22 はコンデンサを接続した場合の消費電力でオンの瞬間には電力は発生していない。

【産業上の利用可能性】

【0014】

従来の電気接点デバイスおよび、半導体スイッチングデバイスを組み合わせる事で信頼性を向上することができ、産業上の利用可能性は高いと思う。電磁リレーや半導体スイッチングデバイスなどの電気接点デバイスで、数 A 以上の電流を開閉する場合、放電のノイズが問題となる分野や高信頼性が求められる分野から、導入されるだろう。

【図面の簡単な説明】

【0015】

【図 1】スイッチングデバイスの抵抗時間変化 $R(t)$ 、電源 E 、抵抗 R_g で表したスイッチ回路

【図 2】スイッチングデバイスの $R(t)$ と消費される電力と電流、電圧の関係

【図 3】インダクタンス L を直列接続したスイッチングデバイスのオン時の電流、電圧特性

【図 4】コンデンサ C を並列接続したスイッチングデバイスのオフ時の電流、電圧特性

【図 5】スイッチ回路オン時のみにインダクタンス L を動作させる回路。

【図 6】スイッチ回路オン時のみにインダクタンス L を動作させる回路のタイムチャート

【図 7】スイッチ回路オフ時のみにコンデンサ C を動作させる回路

【図 8】スイッチ回路オフ時のみにコンデンサ C を動作させる回路のタイムチャート

【図 9】オン時にはインダクタンスのみ動作させオフ時にはコンデンサのみ動作させるスイッチ回路

【図 10】オン時にはインダクタンスのみを動作させオフ時にはコンデンサのみを動作させるスイッチ回路のタイムチャート

【図 11】従来の電磁リレー 2 個とコンデンサを使ってオフ時における電力抑圧の効果を実験的に確認するための回路図

【図 12】電力を抑圧した電気接点の回路オフ時における電流、電圧特性

【図 13】DC 30 V / 3 A 定格の電磁リレーに本提案を適用し、50 V / 25 A を 100 回遮断したときの電極表面写真

【図 14】半導体スイッチングデバイス (MOSFET) を用いて回路オフ時における電力抑圧の効果を実験的に確認するための回路図

【図 15】コンデンサを接続しないで回路をオフにしたときの MOSFET の電流、電圧特性

【図 16】コンデンサを接続して回路をオフにしたときの電流、電圧特性

【図 17】コンデンサを接続したときと接続しないときの MOSFET のドレイン・ソース間の消費電力

【図 18】MOSFET を用いて回路オン時における電力抑圧の効果を実験的に確認するための回路図

【図 19】コイルを接続しないで回路をオンにしたときの MOSFET の電流、電圧特性

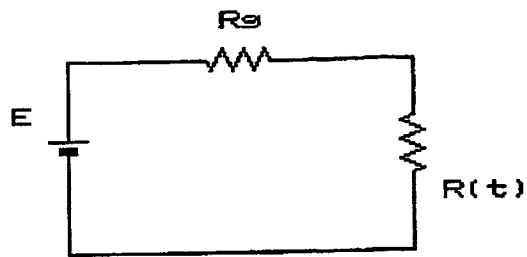
【図 20】コンデンサを接続して回路をオフにしたときの電流、電圧特性

【図 21】コイルを接続しないときの MOSFET のドレイン・ソース間の消費電力

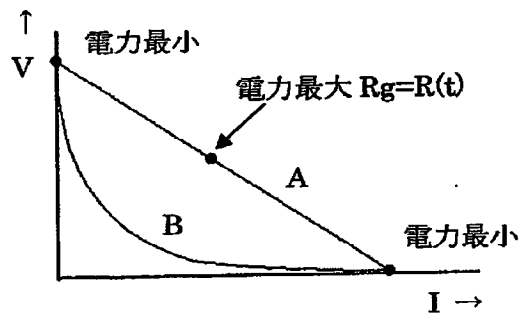
【図 22】コイルを接続した場合の MOSFET のドレイン・ソース間の消費電力

【書類名】 図面

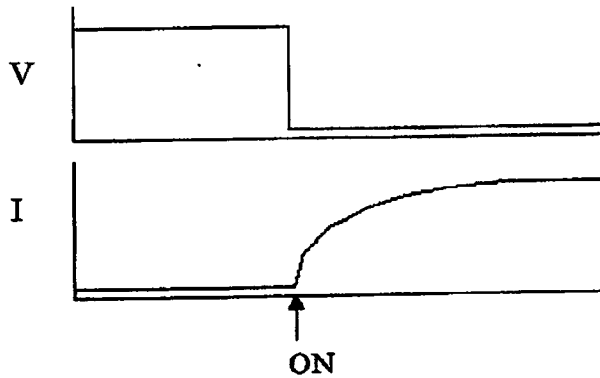
【図 1】



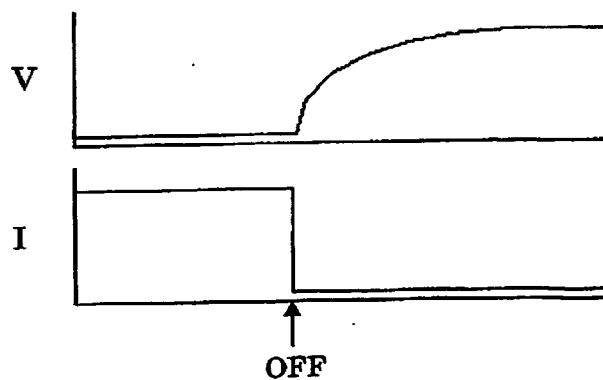
【図 2】



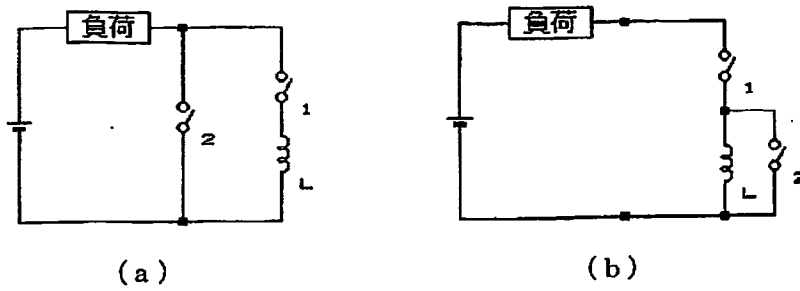
【図 3】



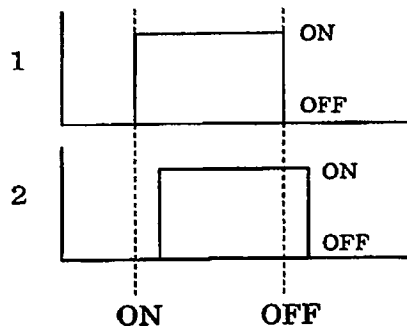
【図 4】



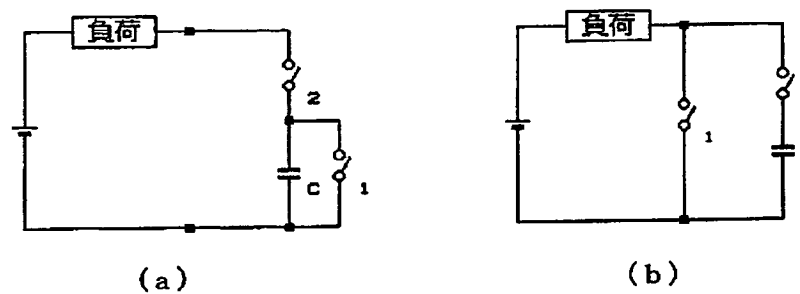
【図5】



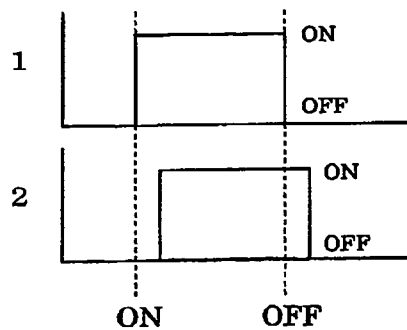
【図6】



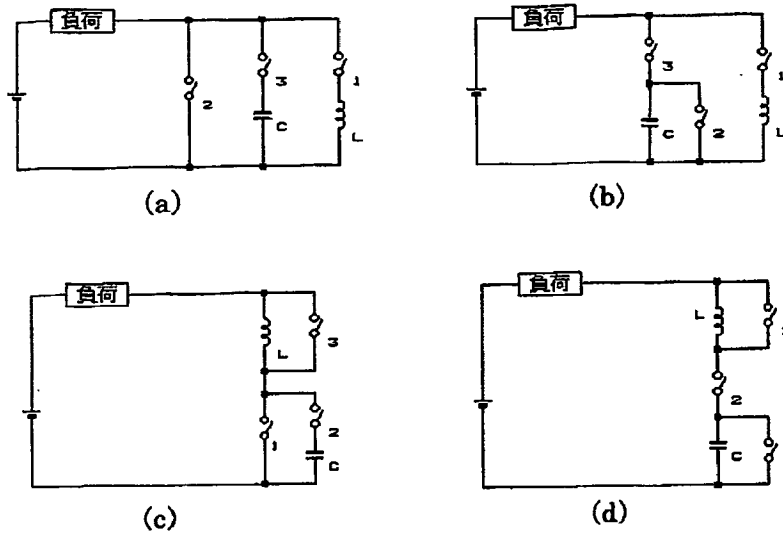
【図7】



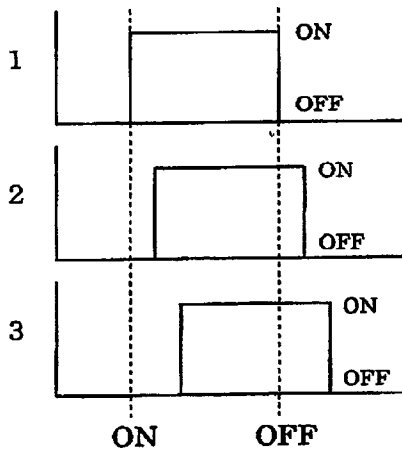
【図8】



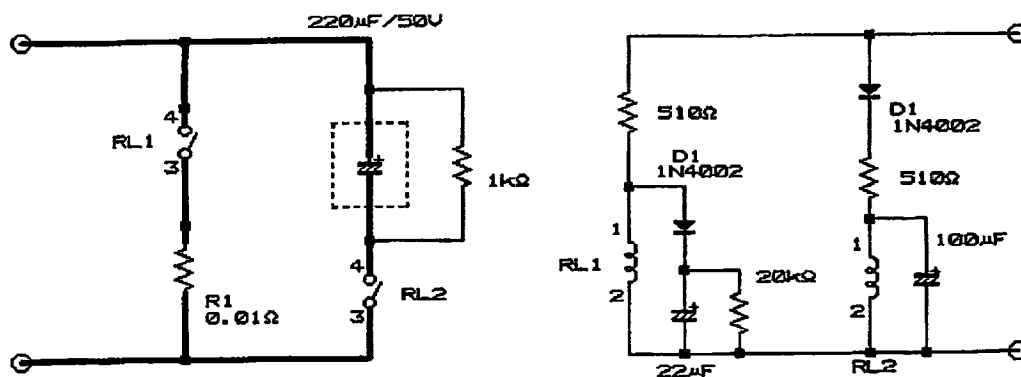
【図 9】



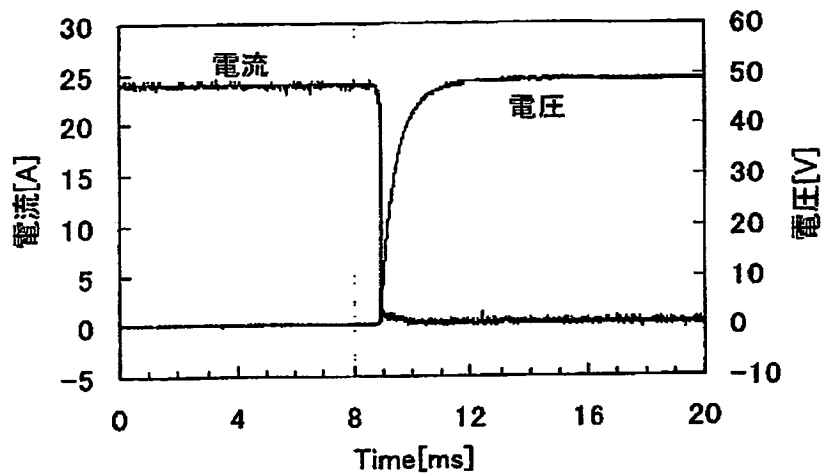
【図 10】



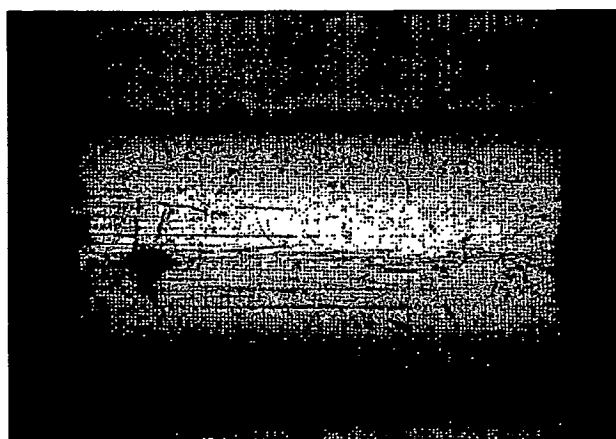
【図 11】



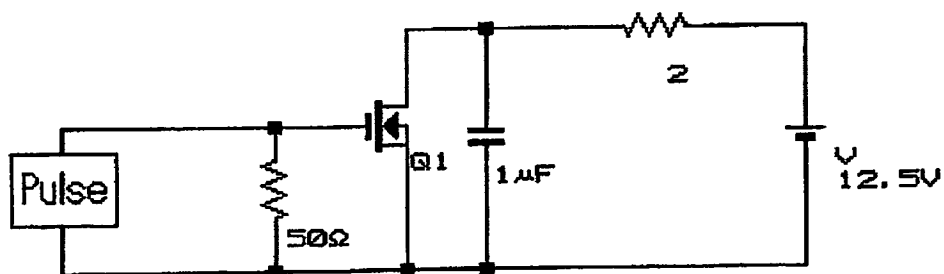
【図 1 2】



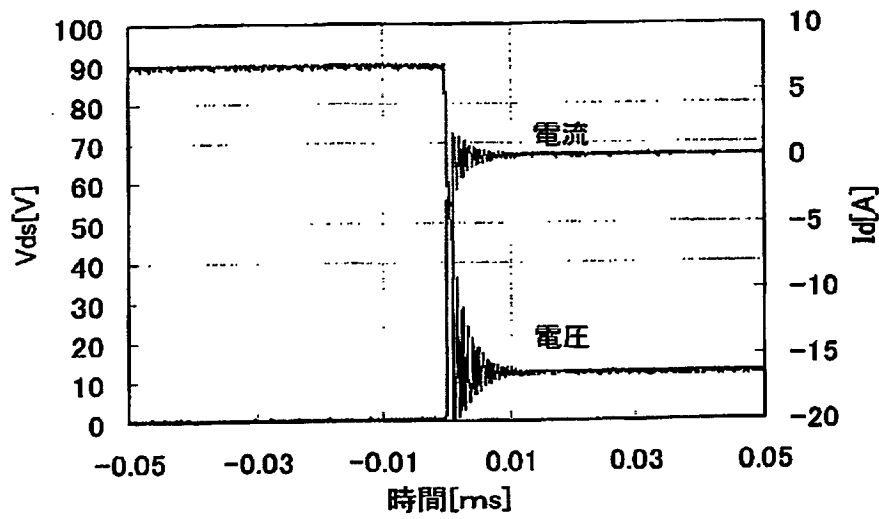
【図 1 3】



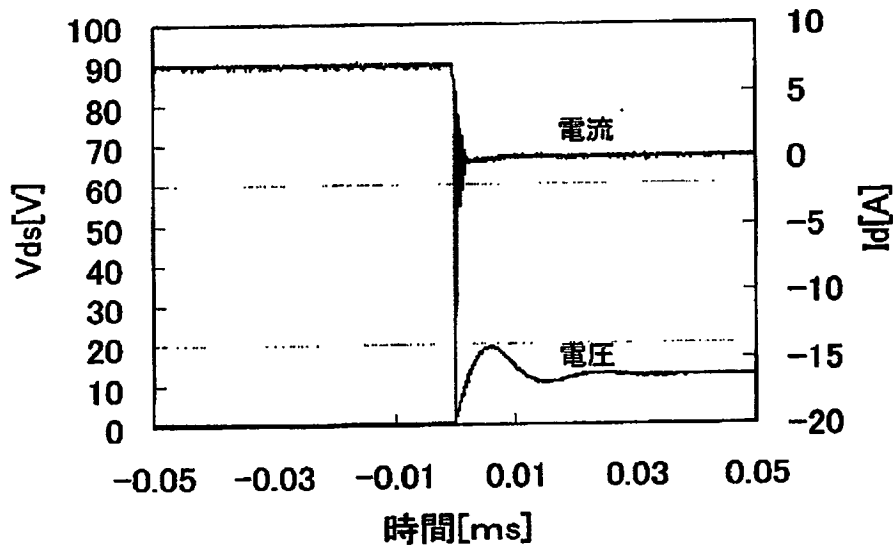
【図 1 4】



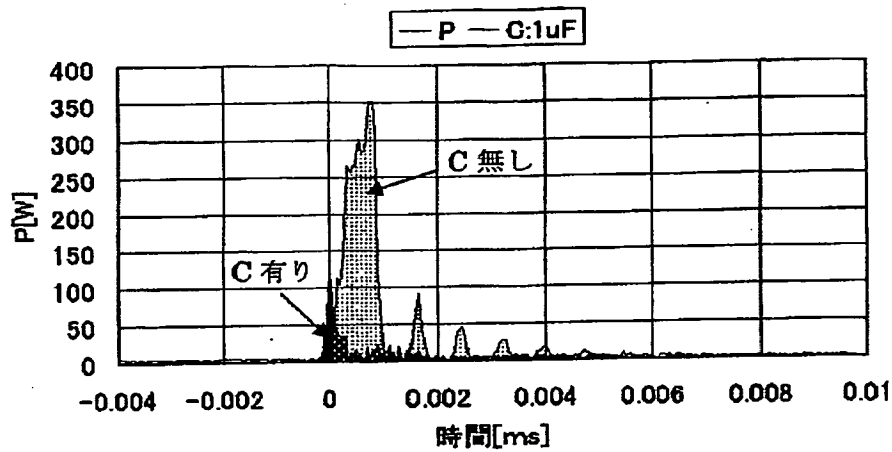
【図 15】



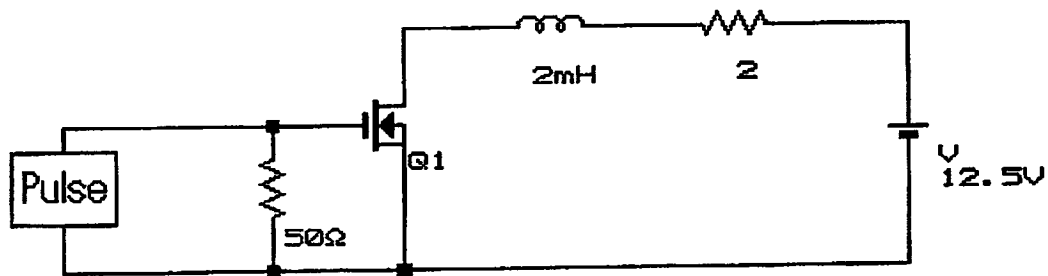
【図 16】



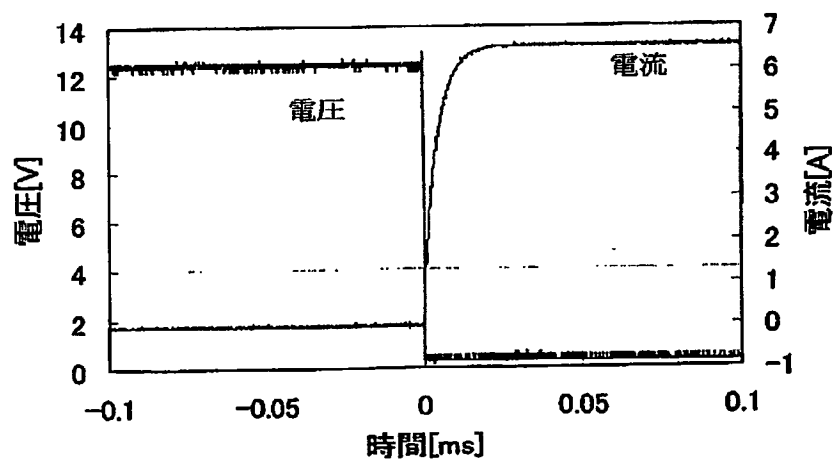
【図 17】



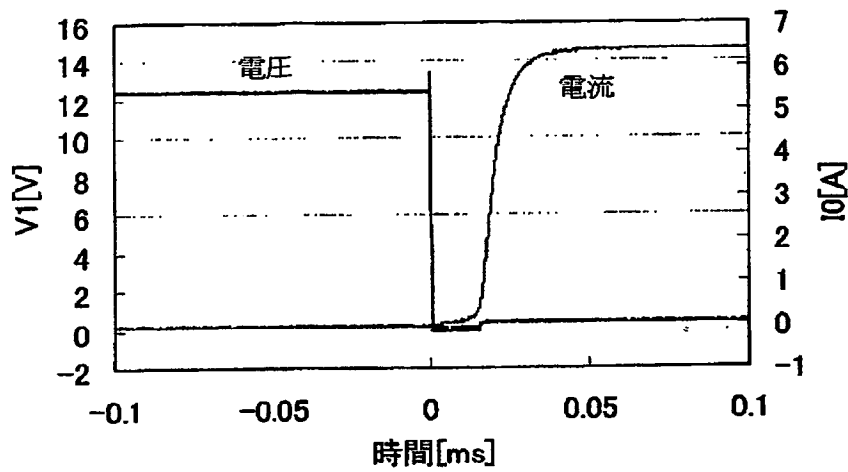
【図 18】



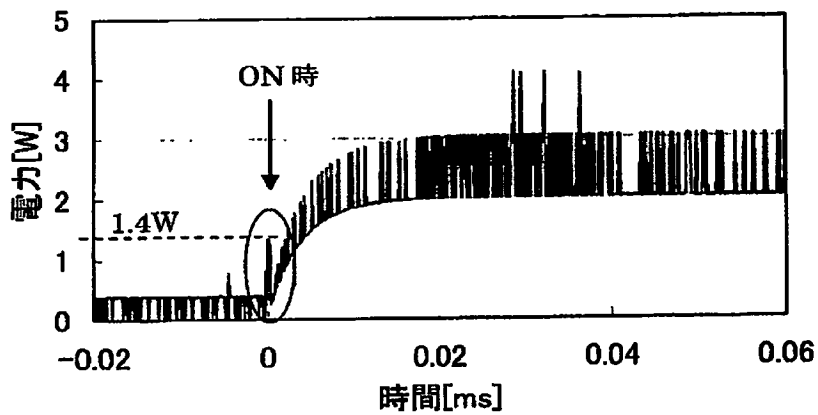
【図 19】



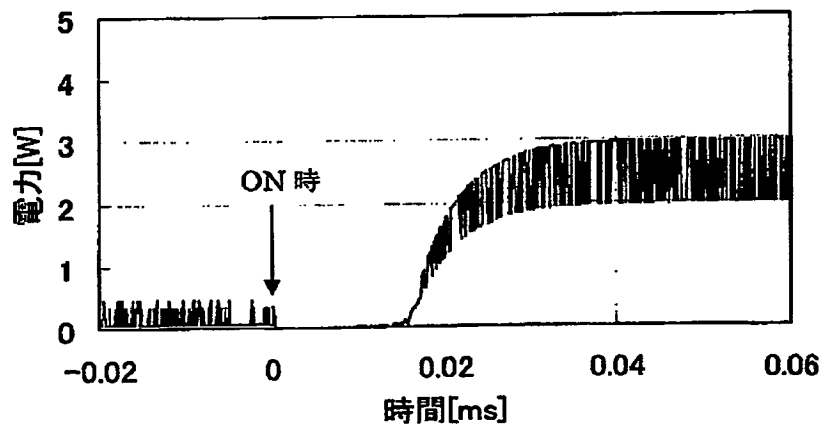
【図 20】



【図 21】



【図 22】



【書類名】 要約書

【要約】

【課題】 電気接点デバイスおよび半導体スイッチングデバイスはオン・オフ動作では電源内部抵抗で決まる最大電力条件を経過し電力を消費する。電気接点においては金属溶融ブリッジ現象やアーク放電現象が発生する。半導体スイッチングデバイスにおいても電力消費により温度が上昇する。最大電力条件を経過させずに回路を遮断させたい。

【解決手段】

2個以上の電氣的に並列または直列に接続されたスイッチングデバイスにおいて、それぞれの開閉動作に時間差を設け、いずれか一方のスイッチングデバイスに並列または直列にコンデンサまたはインダクタンスを接続する。二つのスイッチはそれぞれ、主に電流をオン・オフする機能と電圧をオン・オフする機能を持たせ、最大電力条件を経過させずに回路を遮断する。

特願 2004-211028

出 願 人 履 歴 情 報

識別番号

[303056623]

- | | |
|----------|---------------------|
| 1. 変更年月日 | 2003年10月 6日 |
| [変更理由] | 新規登録 |
| 住 所 | 宮城県石巻市南境新水戸1 石巻専修大学 |
| 氏 名 | 若月 昇 |
| | |
| 2. 変更年月日 | 2004年 9月12日 |
| [変更理由] | 住所変更 |
| 住 所 | 宮城県石巻市新栄1-9-12 |
| 氏 名 | 若月 昇 |

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☒ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.